

Facultad de Ingeniería - Universidad Nacional de Cuyo			
P1- PROGRAMA DE ASIGNATURA			
Asignatura:	Arquitectura de Computadoras		
Profesor Titular:			
Carrera:	Licenciatura en Ciencias de la Computación		
Año: 2018	Semestre: 3°	Horas Semestre: 96	Horas Semana: 6

OBJETIVOS

Adquirir conocimientos sobre hardware, plataformas y arquitecturas de computadoras que le permitan abordar las cuestiones vinculadas al procesamiento y las comunicaciones de datos con un enfoque pragmático.
Conocer el funcionamiento de las microcomputadoras basadas en el modelo de Von Newman con profundidad.
Comprender las tecnologías involucradas en la evolución de los componentes de las computadoras digitales
Reconocer la arquitectura de los microprocesadores actuales
Identificar arquitecturas paralelas y sus aplicaciones.

CONTENIDOS

UNIDAD 1: ORGANIZACIÓN DE LA COMPUTADORA DIGITAL

1.A.: La computadora digital:

1. A.1 *Introducción.* 1 .A. 2. *Organización de la computadora digital.* 1 .A.3 *Máquina multinivel.*

1.B. Nivel lógico – digital:

1.B.1 *Circuitos digitales: tablas, diagramas, esquemáticos.* 1.B.2. *Circuitos combinatoriales.* 1.B. 3. *Circuitos Secuenciales.* 1.B.4. *Aplicación de los componentes presentes en los circuitos digitales.* 1.B.5. *Implementaciones de operaciones matemáticas y lógicas.* 1.B.6. *Representación de datos.*

UNIDAD 2: UNIDAD DE CONTROL

2.A. Unidad de control:

2.A.1 *Búsqueda y ejecución de instrucciones.* 2.A.2 *Control cableado.* 2.A.3 *Control microprogramado.* 2.A.4. *Control elemental.* 2.A.5 *Control codificado.* 2.A.6. *Secuencia de microinstrucciones.* 2.A.7. *Flujo de datos y de control.*

2.B. Formato de instrucciones:

2.B.1. *Tipos de instrucciones.* 2.B.2. *Código operativo.* 2.B.3. *Modos de direccionamiento.* 2.B.4. *Lenguaje de máquina.*

UNIDAD 3: MEMORIA

3.A. Unidad de memoria:

3.A.1 *Tecnologías de la memoria física.* 3.A.2 *Organización de la memoria.* 3.A.3 *Configuración de memoria.* 3.A.4 *Ciclos de memoria.*

3.B. Memoria física y memoria virtual:

3.B.1. *Mecanismo de memoria virtual.* 3.B.2 *Memoria cache de nivel 1 y nivel 2.* 3.B.3 *Tipos de conexión.* 3.B.4 *Arquitectura de un subsistema de memoria cache.* 3.B.5. *Organización. Actualización de la memoria cache. Actualización de la memoria principal.*

UNIDAD 4: ENTRADA Y SALIDA

4.A. Unidad de entrada – salida:

4.A.1 Instrucción e/s. 4.A.2 Interface con el procesador. 4.A.3 Transferencia de datos (sincrónica, asincrónica) . 4.A.4 Modos de transferencia. 4.A.5 Control de interrupciones. Ciclo de interrupción. 4.A.6 Procesador de e/s. 4.A.7. Controladores de entrada y salida.

4.B. Buses de entrada y salida:

4.B.1 Tipos de buses de e/s. 4.B.2 Especificaciones. 4.B.3 Puertos de entrada y salida. 4.B.4 Interfaces con dispositivos de entrada y de salida.

UNIDAD 5: MICROPROCESADORES

5.A. Evolución de los microprocesadores

5.A.1 Arquitectura básica. 5.A.2.Evolución tecnológica. 5.A.3 Arquitectura actual. Unidades funcionales. 5.A.4 Conjunto de instrucciones. Ejemplo ARM 5.A.5 Plataforma para sistemas multitarea y multiusuario. 5.A.6 Configuración de una computadora basado en microprocesador.

5.B. Tipos de microprocesadores.

5.B.1 Procesadores CISC. 5.B.2 Procesadores RISC. 5.B.3 Máquinas VLWI.5.B.4. Tests de performance.

UNIDAD 6: ARQUITECTURA PARALELO

6.A. Arquitectura paralelo:

6.A.1 Descripción general de la computadora en paralelo. 6.A.2 Ejecución de instrucciones en paralelo. 6.A.3 Máquinas SISD. 6.A.4 Máquinas SIMD. 6.A.5 Máquinas MIMD.

6.B. Otras arquitecturas:

6.B.1. Arquitecturas multihilos, multinúcleo y multiprocesador.

METODOLOGÍA DE ENSEÑANZA

Estrategias metodológicas:

Exposición presentando el esquema general de contenidos y su organización.

Estudio de casos.

Demostración indirecta.

Resolución de problemas.

Recursos y materiales:

Computadoras personales, software de simulación de microprocesadores, Software de información de configuraciones y diagnóstico de fallas, proyector multimedia, textos, guías y material mediado.

Actividad	Carga horaria por semestre
Teoría y resolución de ejercicios simples	48
Formación práctica	
Formación Experimental – Laboratorio	40
Formación Experimental - Trabajo de campo	8
Proyecto y diseño	
Total	96

BIBLIOGRAFÍA

Bibliografía básica

Autor	Título	Editorial	Año	Ejemplares en biblioteca
Morris Mano	Arquitectura de Computadoras	Prentice Hall	2006	5
Andrew S. Tanenbaum	Organización de Computadoras	Prentice Hall	2008	5

Bibliografía Complementaria

Autor	Título	Editorial	Año	Ejemplares en biblioteca
Murdoca, Heuring	Principles of Computer Architecture	Prentice Hall	2006	2

EVALUACIONES (S/ Ord. 108-10_CS)

Indicar el sistema de evaluación de la cátedra, en el que se contemplen por ej., metodologías de evaluación, cantidad y calidad de las evaluaciones parciales de proceso y evaluación final (examen oral o escrito, práctica integradora, presentación de trabajos, monografías, coloquios, etc.); **condiciones para la acreditación**: examen final o promoción directa; y otras instancias de evaluación, tales como parciales, presentación de monografías, coloquios, etc.; posibilidad de recuperar algunas instancias de evaluación, cuántas y cuáles y, fundamentalmente, **explicitar los criterios de evaluación**, en concordancia con la Ordenanza 108-10_CS,

Para alcanzar la regularidad el alumno deberá:

- Cumplir con el 80 % de asistencia.
- Aprobar los exámenes parciales

Se tomarán DOS exámenes parciales (Los parciales se aprueban con el 70%)

- Un examen global recuperatorio

Se rinde un examen final según el programa de examen.

Criterios de evaluación:

Evaluación de proceso:

Presentaciones con observación de la conducta.

Informe/documentación (ej.: informe procedimental de trabajo)

Cuestionario para verificar conocimientos

Evaluación de resultado (exámenes parciales y examen final)

Test/examen/prueba escrita. Solución de casos.

Programa de examen

Tema 1:	Capítulos 1,5
Tema 2:	Capítulos 2,4
Tema 3:	Capítulos 6,3
Tema 4:	Capítulos 1,4
Tema 5:	Capítulos 3,5
Tema 6:	Capítulos 2,6